
Dossier de candidature au poste de Maître de Conférences

Poste n°252414 - Section 61 - Génie informatique, automatique et
traitement du signal

Auteur :

William PENSEC

william@pensec.fr

3 avril 2025

I À propos

I.1 Informations personnelles

- Naissance : 26 octobre 1996, à Nantes (44000)
- Site web personnel : <https://pensec.fr/fr/>
- Adresse professionnelle actuelle : 18 rue Pr Benoît Lauras, 42000 Saint-Étienne, France
- Adresse mail : william@pensec.fr
- Qualifications MCF dans les sections CNU :
 - 27 Informatique,
 - 61 Génie informatique, automatique et traitement du signal.

I.2 Domaines de recherche

- Sécurité matérielle,
- Attaques combinées matérielles et logicielles,
- Attaques par injection de fautes,
- Sécurité des implémentations de réseaux de neurones.

I.3 Formation et parcours professionnel

- **2024 - Présent : Post-doctorant**,
Affiliation : Laboratoire Hubert Curien (UMR CNRS 5516), à l'Université Jean Monnet, Saint-Étienne (42000), France.
Titre : *Sécurisation d'implémentations de réseaux d'Intelligences Artificielles (IA) sur RISC-V contre des attaques par injections de fautes.*
Encadrants : Vincent Grosso, Brice Colombier, Cédric Killian.
- **2021 - 2024 : Doctorat en Informatique et Architectures Numériques.**
Affiliation : Université Bretagne Sud, UMR CNRS 6285, Lab-STICC, Lorient (56100), France.
Titre : *Extension de la Protection des Processeurs Contre les Menaces Physiques et Logicielles par la Sécurisation du Mécanisme DIFT Contre les Attaques par Injections de Fautes.*
Encadrants : Vianney Lapôte, Guy Gogniat.
Divers : Soutenance, en anglais, le 19 décembre 2024 à Lorient (Label Européen).
- **2019 - 2021 : Master Informatique** spécialité Logiciels pour les Systèmes Embarqués (LSE)¹ - Université Bretagne Occidentale, Brest (29200), France - Mention Assez Bien.
- **2015 - 2019 : Licence Informatique** : Fondements et Applications² - Université Bretagne Occidentale, Brest (29200), France.

1. <https://formations.univ-brest.fr/fr/index/sciences-technologies-sante-STS/master-XB/master-informatique-INRBV8Y3/parcours-logiciels-pour-systemes-embarques-INRBVC8Q.html>

2. <https://formations.univ-brest.fr/fr/index/sciences-technologies-sante-STS/licence-XA/licence-mention-informatique-INR98WV8/parcours-informatique-fondements-et-applications-ITK22ERA.html>

II Enseignements

II.1 Enseignements réalisés

Pendant ma thèse de Doctorat, j'ai effectué un total de **136 heures** d'enseignements entre octobre 2021 et juin 2023. J'ai eu la possibilité de dispenser 112 heures de cours à l'IUT de Lorient au département Génie Industriel et Maintenance (GIM), et 24 heures à l'UFR Sciences de l'Université Bretagne Sud (UBS). J'ai enseigné dans les matières suivantes :

- **Introduction à l'électronique numérique et à la logique booléenne** (48 heures de TD/TP)
Public : Étudiants de première année de BUT GIM à l'IUT de Lorient.
Contenu : Introduction à la manipulation de la logique booléenne via les portes logiques, changement de bases (décimale, binaire, octale, hexadécimale). Correction des comptes-rendus en binôme.
- **Programmation C** (44 heures de TP)
Public : Étudiants de deuxième année de BUT GIM à l'IUT de Lorient.
Contenu : Introduction à l'algorithmique et à la programmation en langage C depuis le "Hello World" jusqu'à la manipulation de fonctions. Correction des comptes-rendus individuels.
- **Programmation Python** (20 heures de TP)
Public : Étudiants de deuxième année de BUT GIM à l'IUT de Lorient.
Contenu : Introduction à l'algorithmique et à la programmation en langage Python depuis le "Hello World" jusqu'à la manipulation de fonctions. Correction des comptes-rendus individuels.
- **Conception d'Architecture Numérique** (16 heures de TP/Projet)
Public : Étudiants de première année de Master Informatique (SESI et CSSE) à l'UFR SSI de l'Université Bretagne Sud, à Lorient.
Contenu : Encadrement de projets. Les étudiants avaient pour objectif de programmer un FPGA afin d'afficher ce qu'ils voulaient sur un écran VGA. Les étudiants avaient la liberté de choisir ce qu'ils faisaient, à partir d'objectifs basiques définis et la majorité ont choisi de faire un jeu sur FPGA (par exemple : snake, space invader, etc). Correction des comptes-rendus individuels.
- **Introduction à la Programmation Parallèle** (8 heures de TP)
Public : Étudiants de deuxième année de Master Informatique (SESI et CSSE) à l'UFR SSI de l'Université Bretagne Sud, à Lorient.
Contenu : Introduction à la programmation parallèle grâce au langage C et OpenMP. Correction des comptes-rendus individuels.

Lors de mon année de post-doctorat, au Laboratoire Hubert Curien, j'effectue 7 heures d'encadrement de projet d'un groupe d'étudiants de deuxième année du cycle ingénieur, pour l'encadrement d'un projet ingénieur, à Télécom Saint-Étienne (TSE). Ce groupe, composé de 4 étudiants, travaille sur la navigation d'un drone aérien leurré grâce à un jammer installé sur un objet adverse (par exemple un char d'assaut). L'objectif du projet est de pouvoir orienter le drone en direction de ce leurreur et se diriger vers lui le plus efficacement pour détruire le

TABLE 1 – Récapitulatif des enseignements réalisés depuis 2021

Promotion	Nom de l'UE	Type	Effectif	Nombre d'heures	Responsable
BUT GIM 1	Introduction à l'électronique numérique et à la logique booléenne	TD	12	8	Kévin MARTIN
BUT GIM 1	Introduction à l'électronique numérique et à la logique booléenne	TP	12–14	40	Kévin MARTIN
BUT GIM 2 2021-2023	INFO (programmation C)	TP	12–14	44	Kévin MARTIN
BUT GIM 2 2023-2024	INFO (programmation python)	TP	12–14	20	Kévin MARTIN
Master 1	Conception d'Architecture Numérique	TP/Projet	15	16	Johann LAURENT
Master 2	Introduction à la programmation parallèle	TP	13	8	Kévin MARTIN
FISE2	Projets Industriels (PING)	Projet	4	7	Priyanka RAWAT Mehdi ZEGHDALLOU
Total				143	

leurreur sans obtenir d'information ou en obtenant des informations fausses en provenance du GPS.

II.2 Encadrements de stages et projets

- Kévin QUÉNÉHERVÉ, stagiaire de Master 1, avril 2022, 4 mois.
Titre : Développement de plateforme d'injection de fautes.
Co-supervision : Vianney LAPÔTRE.
Évaluation : Participation à la notation de deux étudiants stagiaires lors de leurs soutenances finales.
- Souad ET-TABITY, projet de Master 2, octobre 2022, 3 mois.
Titre : Intégration du D-RI5CY sur FPGA.
Co-supervision : Vianney LAPÔTRE.
- 4 étudiants de Télécom Saint-Étienne (FISE2), projet ingénieur, mars 2025, 4 mois.
Titre : Drone tueur de leurreurs et débrouilleurs .
Co-supervision : PDG Romeo Sierra Recherche (Tuteur entreprise).
Évaluation : Participation à la notation du groupe sur les comptes-rendus au cours du projet et lors de la soutenance orale au terme du projet.

III Recherche

III.1 Activité de recherche - Stage de fin d'études

Lors de mon stage de fin d'études en Master 2, j'ai réalisé un stage de recherche, à l'Université Bretagne Occidentale, à Brest, au Lab-STICC. Ce stage a mené à une publication, en 2023, avec mes encadrants de stage, à ICUAS³. Ce stage s'intitulait : *Coopération de drone dans un système hétérogène*. Ce stage ciblait la détection autonome et la classification d'anomalies sur une chaîne de production industrielle, en se concentrant sur la notion d'industrie 4.0. En exploitant les capteurs présents sur la chaîne ainsi qu'un drone aérien permettant de se rendre en cas de détection sur le lieu et de confirmer ou infirmer l'anomalie via un algorithme d'IA embarquée sur Raspberry Pi. Nous avons utilisé un drone DJI "Matrice 100", un Raspberry Pi 3 et sa caméra, et nous avons utilisé YoloV5 pour la classification d'images pour la détection d'anomalies. Le drone se positionnait dans la pièce grâce à des capteurs UWB grâce à des cartes Decawave MDEK1001 et en utilisant la méthode de Bancroft.

III.2 Activité de recherche - Thèse de Doctorat

Ma thèse de doctorat s'est déroulée entre le 01 octobre 2021 et le 30 septembre 2024 (36 mois). J'ai obtenu le label Européen pour ma thèse, ce qui implique d'avoir réalisé une mobilité internationale d'une durée minimale de 3 mois, rédiger le manuscrit en anglais ainsi que soutenir en anglais, avec 3 rapporteurs dont au moins 2 dans des établissements hors de France. J'ai soutenu ma thèse devant un jury composé de :

Jean-Max DUTERTRE	Professeur titulaire à l'EMSE	Président de Jury
Lejla BATINA	Professeure des Universités à Radboud (Pays-Bas)	Rapporteur
Nele MENTENS	Professeure des Universités à KU Leuven (Belgique) et Leiden University (Pays-Bas)	Rapporteur
Vincent BEROULLE	Professeur des Universités à INP-UGA	Rapporteur
Francesco REGAZZONI	Professeur des Universités / DR à l'USI (Suisse) et à l'Université d'Amsterdam	Examinateur
Vianney LAPÔTRE	MCF HDR à l'Université Bretagne Sud	Co-Directeur de thèse
Guy GOGNIAT	Professeur des Universités à l'Université Bretagne Sud	Directeur de thèse

Ma thèse s'est portée sur la protection d'un mécanisme de sécurité, appelé DIFT (Dynamic Information Flow Tracking), en ciblant les systèmes embarqués de type objets connectés / IoT. Ce mécanisme protège un système contre des attaques logicielles (comme par exemple : virus, malwares, injection SQL, débordement de mémoire, etc). L'objectif était donc d'étudier les vulnérabilités de ce mécanisme contre des attaques par injections de fautes (en simulation) puis de proposer des protections afin de renforcer la sécurité des systèmes embarqués.

Ce travail de recherche a mené au total à 3 publications dans des conférences internationales à comité de lecture et actes ainsi qu'une co-publication avec un doctorant de première année, dans laquelle j'ai participé à l'implémentation de contre-mesures (Hamming Code) pour son sujet de thèse. Pendant cette thèse, j'ai réalisé une mobilité internationale de 5 mois en Suisse, en 2023, avec Francesco REGAZZONI, à l'Università della Svizzera italiana (USI), à Lugano,

3. William PENSEC, David ESPES et Catherine DEZAN. « Smart Anomaly Detection and Monitoring of Industry 4.0 by Drones ». In : *2022 International Conference on Unmanned Aircraft Systems (ICUAS)*. 2022, p. 705-713. DOI : [10.1109/ICUAS54217.2022.9836057](https://doi.org/10.1109/ICUAS54217.2022.9836057).

qui a donné lieu à un article publié à ISVLSI⁴. Mon travail de thèse va donner lieu à un article en cours de rédaction pour le journal TCHES. La date limite de soumission est fixée au 15 avril 2025. Je maintiens mon contact établi avec Francesco REGAZZONI pour des séminaires invités à Amsterdam ou à Lugano pour de futures collaborations.

III.3 Activité de recherche - Postdoctorat

Pour mon postdoctorat, je travaille sur la sécurisation d'implémentations de réseaux de neurones contre des attaques par injection de fautes. L'idée principale de ce postdoctorat est de pouvoir prédire les poids d'un réseau afin de construire un réseau équivalent ayant les mêmes prédictions. Nous travaillons ainsi en simulation pour le moment, avec pour objectif l'utilisation d'un laser multi-spot afin de pouvoir injecter des fautes dans le bit de poids fort (MSB) de chaque poids lors de leur récupération. Si nous arrivons à prédire un modèle équivalent, il serait possible de copier n'importe quel modèle existant et d'obtenir les mêmes sorties, ce qui impliquerait un problème de sécurité. Mon encadrant principal est Cédric Killian, Professeur des Universités au laboratoire Hubert Curien, de Saint-Étienne. Et également, pour la partie injection de fautes et étude théorique, nous avons impliqué Brice Colombier, Maître de Conférence au laboratoire Hubert Curien, de Saint-Etienne, ainsi que Vincent Grosso, Chargé de Recherche CNRS au laboratoire Hubert Curien, de Saint-Étienne.

III.4 Conférences internationales avec comité de lecture avec actes

Le classement des conférences est donné à titre indicatif par le site <https://www.gdr-soc.cnrs.fr/conferences/>.

1. **William PENSEC**, Vianney LAPÔTRE, Guy GOGNIAT, Scripting the Unpredictable : Automate Fault Injection in RTL Simulation for Vulnerability Assessment, 2024 27th Euromicro Conference on Digital System Design (DSD), Paris, France, August 2024, pp. 369-376, <https://doi.org/10.1109/DSD64264.2024.00056>.
2. Kévin Quénéhervé, **William PENSEC**, Philippe TANGUY, Rachid DAFALI, Vianney LAPÔTRE, Exploring Fault Injection Attacks on CVA6 PMP Configuration Flow, 2024 27th Euromicro Conference on Digital System Design (DSD), Paris, France, 2024, pp. 43-50, <https://doi.org/10.1109/DSD64264.2024.00015>.
3. **William PENSEC**, Francesco REGAZZONI, Vianney LAPÔTRE and Guy GOGNIAT, Defending the Citadel : Fault Injection Attacks against Dynamic Information Flow Tracking and Related Countermeasures, 2024 IEEE Computer Society Annual Symposium on VLSI (ISVLSI), Knoxville, TN, USA, July 2024, <https://doi.org/10.1109/ISVLSI61997.2024.00042>.
4. **William PENSEC**, Vianney LAPÔTRE and Guy GOGNIAT, Another Break in the Wall : Harnessing Fault Injection Attacks to Penetrate Software Fortresses, Proceedings of the First International Workshop on Security and Privacy of Sensing Systems (Sensors S&P), Istanbul, Türkiye, November 2023, *Best Paper Award*, <https://doi.org/10.1145/3628356.3630116>.

4. William PENSEC et al. « Defending the Citadel : Fault Injection Attacks Against Dynamic Information Flow Tracking and Related Countermeasures ». In : *2024 IEEE Computer Society Annual Symposium on VLSI (ISVLSI)*. Knoxville, United States, juill. 2024, p. 180-185. DOI : [10.1109/ISVLSI61997.2024.00042](https://doi.org/10.1109/ISVLSI61997.2024.00042).

5. **William PENSEC**, David ESPES and Catherine DEZAN, Smart Anomaly Detection and Monitoring of Industry 4.0 by Drones, International Conference on Unmanned Aircraft Systems (ICUAS), Dubrovnik, Croatia, Juin, <https://doi.org/10.1109/ICUAS54217.2022.9836057>.

III.5 Conférence internationale ou nationale sans actes

1. Vianney LAPÔTRE, **William PENSEC** and Guy GOGNIAT, When in-core Dynamic Information Flow Tracking faces fault injection attacks, 19th International Workshop on Cryptographic architectures embedded in logic devices (CryptArchi), Cantabria, Espagne, Juin 2023, <https://hal.science/hal-04381235>
2. **William PENSEC**, Vianney LAPÔTRE and Guy GOGNIAT, Unveiling the Invisible Threads : Dynamic Information Flow Tracking and the Intriguing World of Fault Injection Attacks, Journée thématique sur les Attaques par Injection de Fautes (JAIF), Gardanne, Septembre 2023, <https://hal.science/hal-04727439>

III.6 Présentations invitées

1. **William PENSEC**. Extension de la Protection des Processeurs Contre les Menaces Physiques et Logicielles par la Sécurisation du Mécanisme DIFT Contre les Attaques par Injections de Fautes - Séminaire au LIRMM, Montpellier, Janvier 2025.
2. Vianney LAPÔTRE, **William PENSEC** and Guy GOGNIAT, Protecting a RISC-V embedded processor against physical and software attacks, BITFLIP by DGA – European Cyber Week, Rennes, Novembre 2023, <https://hal.science/hal-04381708/>
3. **William PENSEC**. Fault Injection Attacks Against an In-Core DIFT Mechanism. Ecole d'été CYBERUS, Lorient, Juillet 2023, <https://hal.science/hal-04424945v1>

III.7 Posters

1. **William PENSEC**, Vianney LAPÔTRE and Guy GOGNIAT, Implementation and evaluation of countermeasures in a DIFT mechanism against Fault Injection Attacks, Design, Automation and Test in Europe Conference (DATE) - Young People Programme, Rennes, Mars 2025, (Non encore publié)
2. **William PENSEC**, Vianney LAPÔTRE and Guy GOGNIAT, Implementation and evaluation of countermeasures in a DIFT mechanism against Fault Injection Attacks, Journée thématique sur les Attaques par Injection de Fautes (JAIF), Rennes, Octobre 2024, (Non encore publié)
3. **William PENSEC**, Vianney LAPÔTRE and Guy GOGNIAT, FISSA : Fault Injection Simulation for Security Assessment, Journée Nationales du GDR SOC2, Toulouse, Juin 2024. <https://hal.science/hal-04727380>
4. **William PENSEC**, Vianney LAPÔTRE, Guy GOGNIAT. Automating Fault Injection through CABA Simulation for Vulnerability Assessment. CYBERUS - Ecole de printemps, Avril 2024, Lorient, France. <https://hal.science/hal-04727353>
5. **William PENSEC**, Vianney LAPÔTRE and Guy GOGNIAT, Unveiling the Invisible Threads : Dynamic Information Flow Tracking and the Intriguing World of Fault In-

- jection Attacks, Journée thématique sur les Attaques par Injection de Fautes (JAIF), Gardanne, Septembre 2023, <https://hal.science/hal-04727439>
6. **William PENSEC**, Vianney LAPÔTRE and Guy GOGNIAT, When in-core DIFT faces fault injection attacks, RISC-V Summit Europe (RISC-V Summit), Barcelone, Espagne, Juin 2023, <https://hal.science/hal-04132319>
 7. **William PENSEC**, Vianney LAPÔTRE and Guy GOGNIAT, Protection of a processor with DIFT against physical attacks, International Winter School on Microarchitectural Security (Mic-Sec Winter School), Paris, Décembre 2022, <https://hal.science/hal-04727408>

IV Responsabilités

Commission de la recherche :

J'ai participé à la Commission de la recherche de l'Université Bretagne Sud (UBS) en qualité de titulaire entre avril 2022 et juin 2024. Dûe à ma participation dans la commission de la recherche, je participais également au Conseil Académique Plénier de l'UBS. Cela a représenté au total 19 séances de 2 heures.

École Doctorale :

J'ai été élu, en qualité de titulaire, au conseil de l'École Doctorale MathSTIC Bretagne Océane entre novembre 2022 et décembre 2024. Cela a représenté 4 séances de 2 heures.

Collège Doctoral de Bretagne

J'ai été élu, en qualité de titulaire, au conseil du Collège Doctoral de Bretagne parmi les doctorants élus des conseils des écoles doctorales entre janvier 2023 et décembre 2024. Cela a représenté 12 séances de 2 heures.

Organisation d'évènements scientifiques :

- J'ai aidé, Kévin MARTIN, Professeur des Universités à l'UBS, à organiser l'école d'été AMLE en juin 2022. J'étais, avec un autre doctorant, responsable de l'organisation des sessions posters.

Vulgarisation scientifique :

En mars 2023, j'ai eu la chance de participer au concours de vulgarisation scientifique "*Ma thèse en 180 secondes*" (*MT180*). Je suis allé jusqu'en finale régionale, à Rennes. (https://youtu.be/m_whL8xGbMQ)

V Projet d'intégration en enseignement et recherche

V.1 Intégration à Polytech Montpellier

Les différents cours que j'ai dispensé peuvent se regrouper en deux catégories : les bases de l'algorithmique et informatique, et de l'électronique. En bases de l'algorithmique et de l'informatique, j'ai enseigné la programmation en C et Python, en utilisant Algobox pour introduire l'algorithmique. Ainsi que de la programmation plus avancée avec une introduction à la programmation parallèle, en utilisant OpenMP. En électronique, j'ai enseigné la représentation des nombres dans diverses bases et la manière de passer d'une base à une autre. Ainsi que l'apprentissage des portes logiques et de la logique booléenne. J'ai encadré des projets en conception FPGA, où les étudiants devaient atteindre des objectifs définis tout en choisissant leur approche. Mon expérience en programmation parallèle et en conception FPGA est particulièrement pertinente pour les cours de systèmes embarqués à Polytech Montpellier. Les publics d'étudiants ont été variés, allant de la première année de BUT, non-informaticiens, à des étudiants de Master 2 en informatique, à l'UBS ou des étudiants en cycle ingénieur à Télécom Saint-Étienne. J'ai pu expérimenter divers formats pédagogiques : TP, TD, et de l'encadrement de projets étudiants et de stages. Je suis aussi capable d'enseigner en anglais afin de mieux m'adapter à la démarche d'internationalisation des formations.

Par ailleurs, lors de ma formation initiale, en Licence, à l'Université Bretagne Occidentale, à Brest, j'ai eu des cours sur les notions de programmation objet (Java et C++), de réseau, ainsi que des cours d'architecture et systèmes orientés vers le calcul parallèle. Enfin, là où ma première année de Master s'est concentrée sur des cours de compilation et des cours d'ingénierie du logiciel, en passant par les notions de systèmes temps réels, ma deuxième année de Master s'est concentrée sur les aspects systèmes d'exploitations pour l'embarqués (par exemple systèmes temps réel), davantage de cours en parallélisation, SoC, IA embarquée, ainsi que des notions de sûreté de fonctionnement en AADL.

Le département Électronique et Informatique Industrielle de Polytech Montpellier recherche un enseignant pour intervenir dans sa spécialité du cycle ingénieur. L'enseignant interviendra et développera des cours dans les domaines du développement le domaine des systèmes embarqués et des systèmes temps réel (par exemple : ordonnancement, sûreté, OS, conception d'architectures matérielles, etc). Mon expérience m'aidera à organiser et à dispenser la plupart des enseignements nécessaires pour l'école, autrement, je suis en mesure de me mettre à niveau sur les domaines que je maîtrise moins. Je peux également tout à fait participer à des cours liés à ma recherche comme la sécurité matérielle par exemple. Finalement, proposer des cours dans le cycle préparatoire m'offrira la possibilité de former les étudiants pour leur recrutement dans une école Polytech et leur donner l'envie de poursuivre dans une des spécialités de l'école.

Je suis également disposé à prendre des responsabilités pédagogiques et administratives, telles que la gestion d'une année d'études ou l'organisation des stages, et d'établir et de maintenir des relations avec les entreprises du secteur. Je suis également intéressé par la participation à des initiatives d'internationalisation et à des projets transversaux au sein de l'école. Par ailleurs, conformément à la stratégie de l'école, je me familiariserai avec les notions d'approche par compétences afin de l'appliquer à l'évaluation des étudiants dans les différentes UEs dont j'aurai la charge.

V.2 Intégration au LIRMM

La sécurité des systèmes informatiques ne se limite pas à la protection contre les attaques. Elle requiert une compréhension approfondie des menaces et une exploitation optimale des connaissances pour anticiper et contrer ces dernières. Les systèmes embarqués et leurs architectures requièrent de nouvelles approches pour garantir leur intégrité et leur robustesse, tout en tenant compte des contraintes actuelles telles que l'efficacité énergétique.

Mes travaux de recherche visent à renforcer la sécurité des systèmes embarqués et des implémentations de réseaux de neurones embarqués, en mettant l'accent sur la protection contre les attaques par injection de fautes. Je souhaite poursuivre en explorant de nouvelles méthodes pour identifier les vulnérabilités et protéger les systèmes embarqués. Le projet de recherche que je compte développer a donc pour objectif le développement d'approches pour la conception d'architectures de matérielles sécurisées contre les différentes menaces existantes.

L'objectif principal de mon projet de recherche est d'améliorer l'intégrité et la sécurité des systèmes embarqués, tout en tenant compte de la contrainte d'efficacité énergétique. Pour ce faire, je propose d'utiliser l'outil FISSA (Fault Injection Simulation for Security Assessment), développé durant ma thèse de doctorat, afin d'identifier les vulnérabilités des architectures durant la phase de conception face à différents modèles de fautes. Ces modèles évolueront avec les avancées techniques des plateformes d'injections et l'état de l'art, dans le but d'intégrer la notion de *sécurité à la conception* (*Secure by Design*) à ces nouvelles architectures. Ce projet inclura également l'évaluation de la viabilité de ces architectures, en tenant compte des impacts environnementaux et du niveau de sécurité à atteindre. Les applications visées sont variées, allant des systèmes embarqués pour l'IoT aux dispositifs médicaux, nécessitant une sécurité accrue et une efficacité énergétique.

Au LIRMM, l'équipe SmartIES s'intéresse à la conception, l'analyse et la modélisation de dispositifs et systèmes intégrés, avec pour objectifs principaux l'efficacité énergétique et la sécurité matérielle. Les travaux de l'équipe se portent notamment sur des problématiques liées aux attaques physiques (par observation et injection de fautes), la vérification de l'intégrité des circuits, ainsi que la proposition de contre-mesures pour protéger ces circuits. De plus, l'équipe ADAC travaille pareillement sur les notions de sécurité des systèmes embarqués (par exemple le projet ANR SCAMA, pour la création d'un processeur sécurisé à la conception contre les attaques microarchitecturales) ainsi que la conception d'architectures matérielles efficaces et optimisées.

Mes travaux de recherche s'inscrivent parfaitement dans les thématiques des équipes SmartIES et ADAC, en contribuant à développer des architectures matérielles sécurisées et optimisées.

Enfin, je pourrai contribuer à des collaborations avec l'équipe TEST pour des recherches sur la tolérance aux fautes dans les environnements spatiaux et la sécurité des circuits intégrés.